

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-177445

(43)Date of publication of application : 24.06.1992

(51)Int.Cl. G06F 13/28
G06F 13/00

(21)Application number : 02-303448

(71)Applicant : NEC CORP

(22)Date of filing : 08.11.1990

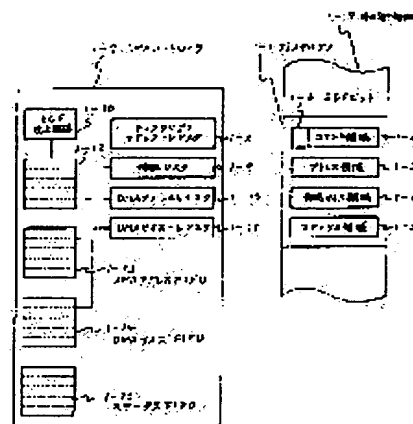
(72)Inventor : KOZU YUHEI

(54) DESCRIPTOR CONTROL SYSTEM

(57)Abstract:

PURPOSE: To attain the transfer of transmission data on plural buffer areas by reading en bloc the information on plural descriptors designating the buffer areas forming the same frame into a FIFO through a DMA controller.

CONSTITUTION: In a host system, a DMA controller 1-7 starts to reads a command area 1-2, an address area 1-3 and a transfer size area 1-4 of a descriptor 1-1 designated in an external storage area 1-17. Then the information on the descriptor 1-1 is newly read out of the area 1-17, and each area included in the descriptor 1-17 is transferred to the controller 1-7. Then the transfer of data is started to a control register 1-9, a DMA address register 1-10, and a DMA size register 1-11 respectively.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平4-177445

⑬ Int. Cl.⁵

G 06 F 13/28
13/00

識別記号

3 1 0 H
3 5 3 S

庁内整理番号

7052-5B
7368-5B

⑭ 公開 平成4年(1992)6月24日

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 ディスクリプタ制御方式

⑯ 特 願 平2-303448

⑰ 出 願 平2(1990)11月8日

⑱ 発 明 者 神 津 雄 平 東京都港区芝5丁目7番1号 日本電気株式会社内
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号
⑳ 代 理 人 弁理士 内 原 晋

明 細 書

方式。

発明の名称

ディスクリプタ制御方式

特許請求の範囲

外部記憶領域上に、予め連続して設定される複数のディスクリプタに従ってDMA転送を行うデータ転送装置において、

前記ディスクリプタの開始アドレスを格納する第1の記憶手段と、

前記ディスクリプタに格納されている、DMA転送に対する制御情報を格納する複数の第2の記憶手段と、

前記制御情報を、予め前記データ転送装置にバッファリングする手段と、

前記バッファリング手段を介して、前記制御情報により指定される複数のデータ領域に対して、連続してDMA転送を行う手段と、

を備えることを特徴とするディスクリプタ制御

発明の詳細な説明

〔産業上の利用分野〕

本発明はディスクリプタ制御方式に関し、特にDMAコントローラの制御のディスクリプタ制御方式に関する。

〔従来の技術〕

従来、DMAコントローラにより、連続して外部記憶領域上のバッファ領域をアクセスする場合、ホスト・システムがリアルタイムにDMAコントローラを制御することによるシステム効率の低下を防ぐため、以下に説明するディスクリプタ制御方式によるDMAコントローラの制御方法が提案されている。

たとえば、通信システムにおいて連続してデータ送信を行う場合、複数のバッファ領域に格納されている送信データを連続して送信制御部にDMA転送する。ホスト・システムは、第3図に示すように所定のディスクリプタ・フォーマット

に従って、あらかじめ外部記憶領域3-11上に複数のディスクリプタの情報を連続した領域に設定する。それぞれのディスクリプタ3-1のフォーマットは、第3図に示すように、DMAコントローラ3-6に対する制御情報を格納するコマンド領域3-2、転送データが格納されているバッファ領域の先頭アドレスを示すアドレス領域3-3、転送データ数を格納する転送サイズ領域3-4およびDMA転送の実行結果を格納するステータス領域3-5を含んでいる。

ホスト・システムは、最初に実行するディスクリプタ3-1の先頭アドレスを、ディスクリプタ・アドレス・レジスタ3-7に設定し、DMAコントローラ3-6を起動する。DMAコントローラ3-6は、ディスクリプタ・アドレス・レジスタ3-7の設定値をDMAアドレス・レジスタ3-9に、あらかじめ規定されたディスクリプタ3-1のサイズをDMAサイズ・レジスタ3-10にそれぞれロードする。DMAコントローラ3-6は、DMAアドレス・レジスタ3-9に設定

されたアドレスから、DMAサイズ・レジスタ3-10に設定されたデータ数だけDMA転送を開始する。この1回目のDMA転送により、外部記憶領域上の指定されたディスクリプタ3-1のコマンド領域3-2、アドレス領域3-3、転送サイズ領域3-4がDMAコントローラ3-6に読み込まれる。DMAコントローラ3-6は、読み込んだコマンド領域の情報を制御レジスタ3-8、アドレス領域3-3の情報をDMAアドレス・レジスタ3-9、転送サイズ領域3-4の情報をDMAサイズ・レジスタ3-10に設定し、再びDMA転送を開始する。この2回目のDMA転送により、ディスクリプタ3-1で指定された外部記憶領域上のバッファ領域に格納された送信データの送信制御部への転送が行われる。

2回目のDMA転送によって送信データの転送が終了すると、3回目のDMA転送として、DMAコントローラ3-6は2回目のDMA転送で実際に転送したデータ数を転送サイズ領域3-4に、また実行結果に関する情報をステータス

領域3-5にDMA転送する。上述した3回のDMA転送による一連の動作により1回のバッファ領域のデータ転送が完了する。

制御レジスタ3-8に格納された制御情報により、更にディスクリプタ3-1によるDMA転送のチェイニングが指定されていれば、DMAコントローラ3-6は、ディスクリプタ3-1に続くアドレスをDMAアドレス・レジスタ3-9に設定し、ディスクリプタ3-1に続くアドレスに格納されているディスクリプタ情報を読み出す。更にこの情報に従い、指定されるバッファ領域のデータ転送を行うためDMA転送を開始する。このようにして、DMA転送のチェイニングは、ディスクリプタ3-1のコマンド領域で指定されたDMAコントローラ3-6の制御情報により、チェイニングの終了を指示されるまで連続して実行される。

〔発明が解決しようとする課題〕

上述した従来のディスクリプタ制御方式においては、DMAコントローラは、各ディスクリプタ

に対する3回目のDMA転送を終了してから、次のディスクリプタへのアクセスを開始する。一つの送信フレームが複数のバッファ領域に格納されるデータから構成される場合、複数のディスクリプタのチェイニングにより、送信制御部に各バッファ領域の送信データがDMA転送される。この時、各バッファ領域の転送は、前のディスクリプタの3回目のDMA転送終了後に開始され、そのディスクリプタの1回目のDMA転送により、ディスクリプタの情報がDMAコントローラに読み込まれた後に実行される。従って、各バッファ領域のDMA転送の間に2回のディスクリプタへのDMA転送が介在する。

このため、各バッファ領域の送信データを送信制御部に転送する時間間隔が大きく、送信アンダーランを発生しやすくなる。従って、再送信処理によるホスト・システムのオーバーヘッドが大きくなり、また回線側のスループットが低下する等、システム全体の実効効率が低下するという欠点がある。

〔課題を解決するための手段〕

本発明のディスクリプタ制御方式は、外部記憶領域上に、予め連続して設定される複数のディスクリプタに従ってDMA転送を行うデータ転送装置において、前記ディスクリプタの開始アドレスを格納する第1の記憶手段と、前記ディスクリプタに格納されている、DMA転送に対する制御情報を格納する複数の第2の記憶手段と、前記制御情報を、予め前記データ転送装置にバッファリングする手段と、前記バッファリング手段を介して、前記制御情報により指定される複数のデータ領域に対して、連続してDMA転送を行う手段とを備えて構成される。

〔実施例〕

次に、本発明について図面を参照して説明する。

第1図は本発明の第1の実施例のシステム構成を示すブロック図である。第1図において、外部記憶領域1-17に設定されているディスクリプタ1-1は、コマンド領域1-2、アドレス領域

1-3、転送サイズ領域1-4、およびステータス領域1-5を含んでいる。また、コマンド領域1-2に含まれるEOFビット1-6は、そのディスクリプタで指定されるバッファ領域内のデータが、送信フレームの最後の送信データであるか否かを指定する。すなわち、EOFビット1-6がインアクティブであれば、そのディスクリプタで指定されるバッファ領域は、送信フレームの途中のデータであることを示し、アクティブであれば、バッファ領域が送信フレームの最後のデータであることを示す。

上述したディスクリプタで制御されるDMAコントローラ1-7により、複数のバッファ領域に格納された送信データをマージして、一つのフレームとして送信する場合、ホスト・システムは、まず各ディスクリプタのEOFビット1-6を、最後の送信データを指定するディスクリプタを除き、すべてインアクティブに設定する。この後、DMAコントローラ1-7を起動し、連続した外部記憶領域1-17上の複数のディスクリプタに

より、各ディスクリプタが指定する、外部記憶領域1-17上の各バッファ領域の転送を開始する。各ディスクリプタのチェイニングにより連続してDMA転送を実行し、転送データを一つのフレームとして送信する場合の動作について以下に説明する。

ホスト・システムは、最初に実行するディスクリプタの先頭アドレスをディスクリプタ・アドレス・レジスタ1-8に設定し、DMAコントローラ1-7を起動する。DMAコントローラ1-7は、ディスクリプタ・アドレス・レジスタ1-8の設定値をDMAアドレス・レジスタ1-10に、あらかじめ規定されたディスクリプタのサイズをDMAサイズ・レジスタ1-11に、それぞれロードする。DMAコントローラ1-7は、DMAアドレス・レジスタ1-10に設定されたアドレスから、DMAサイズ・レジスタ1-11に設定されたデータ数だけDMA転送を開始する。このDMA転送により、外部記憶領域1-17上の指定されたディスクリプタ1-1のコマンド領

域1-2、アドレス領域1-3、および転送サイズ領域1-4が、それぞれDMAコントローラ1-7に読み込まれる。DMAコントローラ1-7は、読み込んだコマンド領域1-2の情報を制御FIFO1-12に、アドレス領域1-3の情報をDMAアドレスFIFO1-13に、転送サイズ領域1-4の情報をDMAサイズFIFO1-14に、それぞれ格納する。一つのディスクリプタの情報をDMAコントローラ1-7に転送すると、EOF検出回路1-16は、制御FIFO1-12に格納されているEOFビットにより、次に行うDMA転送を指定する。すなわち、EOFビットがインアクティブであれば、そのディスクリプタで指定されるバッファ領域に続くバッファ領域のデータが同一フレームで送信されると判断し、次のディスクリプタの情報を外部記憶領域1-17上から新たに読み出し、ディスクリプタ内の各領域を、制御FIFO1-12、DMAアドレスFIFO1-13、およびDMAサイズFIFO1-14に転送する。

また、E O Fビットがアクティブであれば、そのディスクリプタで指定されるバッファ領域が送信フレームの最後のデータであると判断し、ディスクリプタ情報のDMAコントローラ1-7への転送を終了する。

ディスクリプタ情報の読み出しが終わると、次にバッファ領域のデータを送信制御部にDMA転送する。DMAコントローラ1-7は、制御FIFO1-12、DMAアドレスFIFO1-13、およびDMAサイズFIFO1-14に格納されている先頭のデータを、制御レジスタ1-9、DMAアドレス・レジスタ1-10、およびDMAサイズ・レジスタ1-11にそれぞれロードし、バッファ領域のDMA転送を開始する。DMAサイズ・レジスタ1-11に設定された数だけのDMA転送を終了すると、DMA転送に関する実行結果のステータスや転送サイズ数をディスクリプタ1-1には書き戻さず、DMAコントローラ1-7内のステータスFIFO1-15に書き込む。これで一つのディスクリプタに関する

バッファ領域のデータ転送を終了する。DMAコントローラ1-7は、制御FIFO1-12、DMAアドレスFIFO1-13、およびDMAサイズFIFO1-14にデータが格納されている限り、順次これを読み出してDMA転送を実行する。こうして、各FIFO内にデータが無くなるまでバッファ領域のデータ転送を続け、各DMA転送の実行ステータスは、送信制御部からステータスFIFO1-15に書き込まれる。

ENDビットがアクティブであるディスクリプタで指定されるバッファ領域のDMA転送を終了すると、DMAコントローラ1-7は、ステータスFIFO1-15に格納されているステータス情報を、各ディスクリプタの転送サイズ領域1-4およびステータス領域1-5にDMA転送する。

上述したように、DMAコントローラは、同一のフレームを構成するバッファ領域を指定する複数のディスクリプタの情報を一括してFIFOに読み込み、その後、複数のバッファ領域の送信デ

ータ転送を連続して実行することが可能である。このため、各バッファ領域の送信データ転送の間に、送信データ以外のDMA転送が行われないので、送信制御部に対して送信データを高速に転送することが可能となり、送信制御部での送信アンダーランを防ぐことができる。従って、送信フレームの再送回数が減少し、ホスト・システムのオーバーヘッドが低減すると共に、回線効率が向上する等、システム効率を向上させることが可能である。

第2図は、本発明の第2の実施例のシステム構成を示すブロック図である。本実施例は、第1図におけるディスクリプタ制御方式が、送信制御に関するものであったのに対し、受信制御に関するディスクリプタ制御方式を示す一構成例である。第2図において、外部記憶領域2-17に設定されているディスクリプタ2-1は、コマンド領域2-2、アドレス領域2-3、転送サイズ領域2-4、およびステータス領域2-5を含んでいる。また、E O Fビット2-6はステータス領域

2-5に含まれ、そのディスクリプタで指定されるバッファ領域が受信フレームの最終データを含むか否かを指定する。

第1の実施例の場合と同様に、ホスト・システムは、最初に行うディスクリプタ2-1の先頭アドレスをディスクリプタ・アドレス・レジスタ2-8に設定し、DMAコントローラ2-7を起動する。DMAコントローラ2-7は、ディスクリプタ・アドレス・レジスタ2-8の設定値をDMAアドレス・レジスタ2-10に、あらかじめ規定されたディスクリプタのサイズをDMAサイズ・レジスタ2-11に、それぞれロードする。DMAコントローラ2-7は、DMAアドレス・レジスタ2-11に設定されたデータ数だけDMA転送を開始する。

このDMA転送により、外部記憶領域2-17上の指定されたディスクリプタ2-1のコマンド領域2-2、アドレス領域2-3、および転送サイズ領域2-4が、DMAコントローラ2-7に読み込まれる。DMAコントローラ2-7は、

読み込んだコマンド領域2-2の情報を、制御FIFO2-12に、アドレス領域2-3の情報をDMAアドレスFIFO2-13に、転送サイズ領域2-4の情報をDMAサイズFIFO2-14に、それぞれ格納する。一つのディスクリプタの情報がDMAコントローラ2-7に転送されると、DMAコントローラ2-7は、各FIFO2-12、2-13、2-14に空きが存在するかを調べる。もし空きがあれば、次のディスクリプタの情報を外部記憶領域2-17上から新たに読み出し、ディスクリプタ内の各領域を、制御FIFO2-12、DMAアドレスFIFO2-13、およびDMAサイズFIFO2-14に転送する。このように、各FIFOに空きがあり、またディスクリプタが外部記憶領域2-17に設定されている限り、DMAコントローラ2-7は、ディスクリプタの情報を読み込み続ける。

DMAコントローラ2-7がディスクリプタ情報を読み込み中、あるいは読み込み終了後に、受信制御部がフレームの受信を開始すると、受信デ

ータを外部記憶領域2-17上のバッファ領域に転送する。そのためDMAコントローラ2-7がディスクリプタ情報を読み込み中であれば、現在転送中のディスクリプタ読み込み後に、ディスクリプタ情報の各FIFOへの読み込みを中断する。次に、受信制御部のデータをバッファ領域にDMA転送するため、DMAコントローラ2-7は、制御FIFO2-12、DMAアドレスFIFO2-13、およびDMAサイズFIFO2-14に格納されている先頭のデータを、制御レジスタ2-9、DMAアドレス・レジスタ2-10、およびDMAサイズ・レジスタ2-11にそれぞれロードし、バッファ領域へのDMA転送を開始する。

DMAサイズ・レジスタ2-11に設定された数だけのDMA転送を終了すると、DMA転送に関する実行結果のステータスや転送データ数はディスクリプタ2-1には書き戻さず、DMAコントローラ2-7内のステータスFIFO2-15に書き込まれる。これで一つのディスクリプタに

関するバッファ領域へのデータ転送を終了する。EOF検出回路2-16は、一つの受信フレームがバッファ領域へすべて転送されたか否かを検出する。すなわち、ステータスFIFO2-15内の各ステータス情報のEOFビットが、アクティブであれば受信フレームの最後のデータを転送終了したと判断し、バッファ領域へのDMA転送を終了する。一方、EOFビットがインアクティブであれば、受信フレームがまだ続くと判断し、制御FIFO2-12、DMAアドレスFIFO2-13、およびDMAサイズFIFO2-14にデータが格納されている限り、これを読み出し、再度DMA転送を実行する。こうして、受信フレームの転送が終了するか、各FIFO内にデータが無くなるまで受信データ転送を続け、各DMA転送の実行ステータスを、受信制御部からステータスFIFO2-15に書き込む。

ENDビットがアクティブであるステータス情報が検出されると、DMAコントローラ2-7は、ステータスFIFO2-15に格納されてい

る実行ステータス情報を、外部記憶領域2-17上の各ディスクリプタの転送サイズ領域2-4およびステータス領域2-5に転送する。このようにして、一つの受信フレームの外部記憶領域2-17への転送を終了する。

上述したように、DMAコントローラ2-7は、複数のディスクリプタの情報を一括してFIFOに読み込み、その後、複数のバッファ領域への受信データ転送を連続して実行することが可能である。第1の実施例と同様に、各バッファ領域への受信データ転送の間に、受信データ以外のDMA転送が行われないので、受信制御部から、高速に受信データを転送することが可能なことは明かである。

〔発明の効果〕

以上説明したように、本発明によれば、複数のバッファ領域を指定する複数のディスクリプタの情報を一括してFIFOに読み込み、その後、複数のバッファ領域のデータ転送を連続して実行することが可能となる。このため、各バッファ領域

のデータを送信制御部あるいは受信制御部との間でDMA転送する時に、送信データ、受信データ以外のDMA転送が行われないので、送信制御部、受信制御部に対してデータを高速に転送することが可能となり、送信制御部での送信アンダーラン、受信制御部での受信オーバーランを防ぐことができる。従って、送受信フレームの再送等によるホスト・システムのディスクリプタ再設定のオーバーヘッドが低減するとともに、通信回線効率を改善し、システム効率を向上させることができるという効果がある。

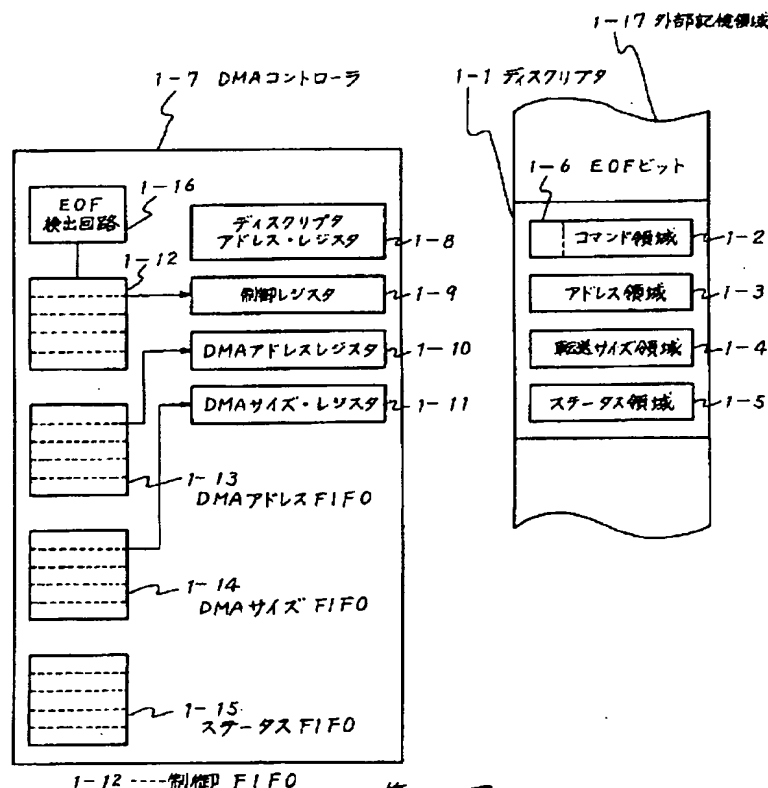
図面の簡単な説明

第1図および第2図は、それぞれ本発明の第1および第2の実施例のシステム構成を示すブロック図、第3図は従来例のシステムを示すブロック図である。

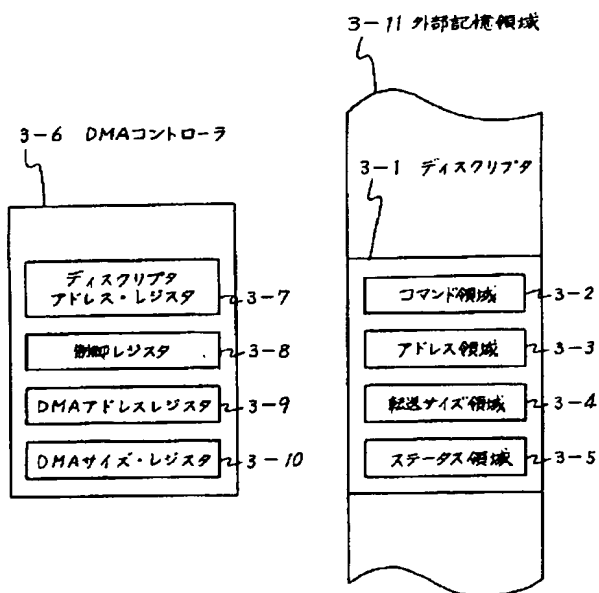
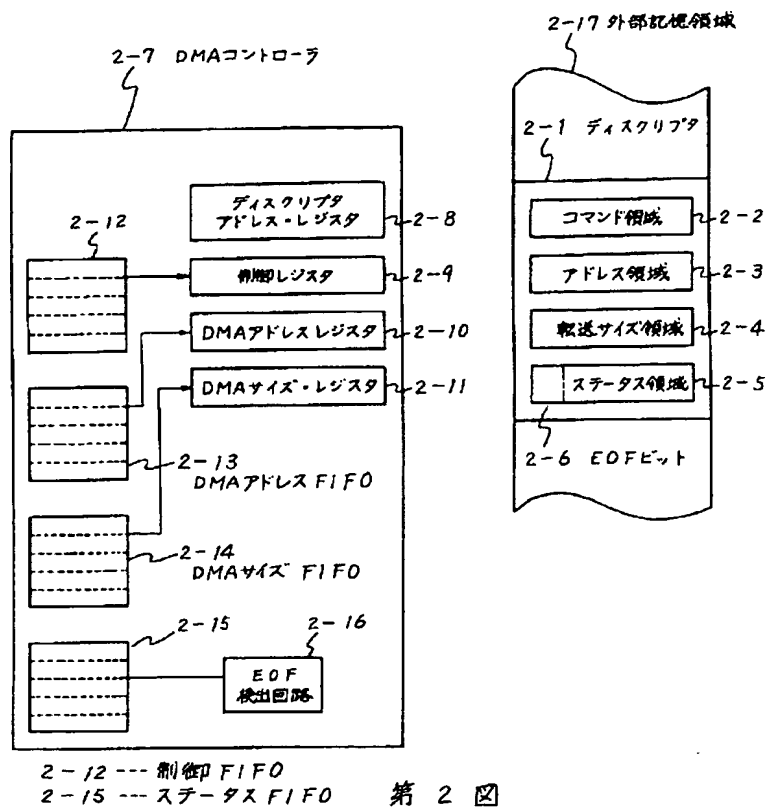
図において、1-1、2-1、3-1…ディスクリプタ、1-2、2-2、3-2…コマンド領域、1-3、2-3、3-3…アドレス領域、

1-4、2-4、3-4…転送サイズ領域、1-5、2-5、3-4…ステータス領域、1-6、2-6…EOFビット、1-7、2-7、3-6…DMAコントローラ、1-8、2-8、3-7…ディスクリプタ・アドレス・レジスタ、1-9、2-9、3-8…制御レジスタ、1-10、2-10、3-9…DMAアドレス・レジスタ、1-11、2-11、3-10…DMAサイズ・レジスタ、1-12、2-12…制御FIFO、1-13、2-13…DMAアドレスFIFO、1-14、2-14…DMAサイズFIFO、1-15、2-15…ステータスFIFO、1-16、2-16…EOF検出回路、1-17、2-17、3-11…外部記憶領域。

代理人 弁理士 内 原 晋



第1図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.